

センサネットワーク用低電力アナログフロントエンド回路技術の開発

藤森 司

技術研究組合 NMEMS 技術研究機構 / (株)日立製作所



センサネットワーク, アナログフロントエンド回路, アナログ-デジタル変換回路, デジタル補正

1. はじめに

CO₂ 排出量削減への世界的な関心の高まりなどを背景に、各種機器・設備の省エネルギー化の重要性が高まっている。その省エネルギー化の有効な方法の一つに、センサを活用した「見える化」がある。多数個のセンサを活用し、機器ごとの消費エネルギーや、温湿度などの環境情報を「見える化」し、「見える化」した情報に基づいた、各種機器・設備の最適コントロールを実現することで、省エネルギー化が期待できる。

このような、センサによる「見える化」の実現には、センサを搭載した小型の無線端末（無線センサノード）を用い、配線レスでセンサからの情報を収集できる無線センサネットワーク技術の適用が有効である。これは、多数個のセンサを設置する場合、有線で設置する場合と比較して、設置場所に対する制限が少ないこと、また、設置工事にかかわるコストが小さくなる、などの点で有利だからである。

しかしながら、無線センサネットワークの導入は一部の分野に留まっており、広く普及するには至っていない。普及を妨げている大きな要因の一つに、ランニングコストの高さが挙げられる。既存の無線センサネットワークでは、各無線センサノードに対し、数か月～数年ごとに電池交換などのメンテナンスが必要である。多数個の無線センサノードを設置した場合、メンテナンスにかかわるコストが甚大となってしまう。

この、無線センサネットワークのランニングコストを低

減する技術として、環境発電技術が注目されている。振動⁽¹⁾、熱、室内光などの環境中に存在するエネルギーで動作可能な、バッテリーレス無線センサノードを実現できれば、メンテナンスフリーな低ランニングコスト無線センサネットワークが構築可能となる。

このような背景に基づき、筆者らは、各種の店舗やオフィス、工場などの環境やエネルギー消費量などの見える化を実現し、省エネルギー化（グリーン化）を推進する、環境発電を用いた無線センサネットワークシステム「グリーンセンサネットワークシステム」の実現に向け、研究を行っている⁽²⁾⁽³⁾。図1に「グリーンセンサネットワークシステム」の概略図を示す。無線センサノードは、環境発電で得られたエネルギーのみを用い、センサにより環境情報を取得し、アナログフロントエンド回路で信号処理（増幅・アナログ-デジタル変換）を行い、無線で送信する。送信された環境情報は、受信機を通してネットワーク上で処理され「見える化」と制御へのフィードバックを行う。

この「グリーンセンサネットワークシステム」を実現するうえで、最も大きな技術課題は、環境発電による微小かつ不安定なエネルギーで動作する無線センサノードの実現である。環境発電はさまざまな方式が提案されており、発電効率は増加してきているが、環境中に存在するエネルギーの小ささから、その手段・方式によらず、発電量は微小なものとなる。そのため無線センサノードで活用可能な数 cm 程度の大きさの環境発電素子では、おおむね数 μW ~ 100 μW 程度の微小なエネルギーしか得られないのが現状である。また、定常的にエネルギーが得られる環境は一般

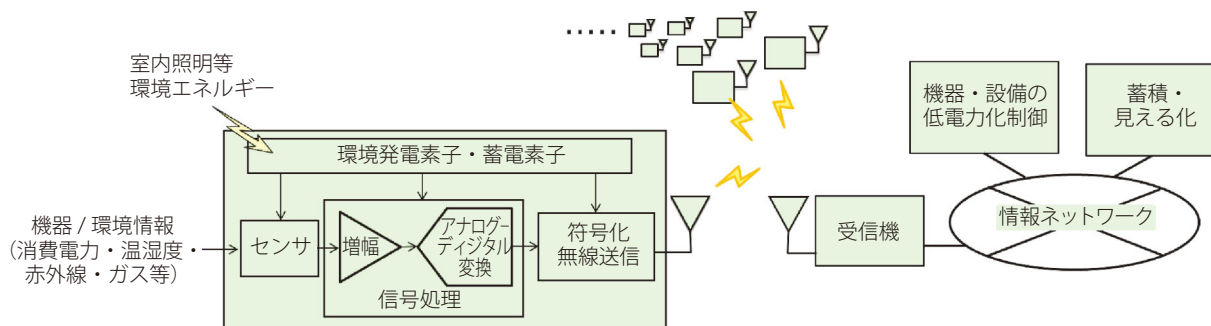


図1 グリーンセンサネットワークシステムの概略図

に少ないことから、不安定なエネルギー供給となるため、使用できるエネルギーはさらに限られた量となる。一方で、数 m 以上の距離の無線送信を行うには、短時間ではあるが、少なくとも数 10 mW 級のエネルギーを消費する。また、センサおよびアナログフロントエンド回路も、一般に数 mW 以上のエネルギーを消費するものが多い。よって、微小かつ不安定な環境エネルギーを用いた無線センサノードを実現するためには、その構成要素すべての消費電力を極力、低電力化するのと併せて、蓄電や間欠動作などのシステム動作を環境発電に最適化し、微小なエネルギーを効率よく活用することが必須となる。また、その無線センサノードの動作に合わせて、ネットワークシステム全体を構築・最適化することも必要である。

本稿では、上記の技術課題を解決するために、我々が開発している要素技術の一つである、低電力アナログフロントエンド回路技術⁽³⁾⁽⁴⁾について述べる。

2. アナログフロントエンド回路の低電力化

2.1 アナログフロントエンド回路

我々は、「グリーンセンサネットワークシステム」の無線センサノードの必須の構成要素である、アナログフロントエンド回路の低電力化に取り組んでいる。開発しているアナログフロントエンド回路は、各種センサの出力するアナログ信号を増幅し、アナログ-デジタル変換する回路(ADC)である。アナログフロントエンド回路の性能は、無線センサノードによる測定の精度を決定付けることになる。そのため、無線センサノードを実用的なものにするには、測定対象を踏まえた必要十分な精度を有することが必要である。また、測定した信号をデジタル化することは、無線送信を行ううえで必須となる。

我々は、環境発電の発電量を踏まえ、アナログフロントエンド回路の消費電力の目標を、1秒間に1回のセンサ測定時で 10 μ W 以下とした。また、「グリーンセンサネットワークシステム」で適用する温湿度、消費電流、赤外線、ガスなどのさまざまなセンサに対応することを踏まえ、測定精度はフルスケールに対し約 0.05% 以下 (11 bit 以上) を目標に開発している。

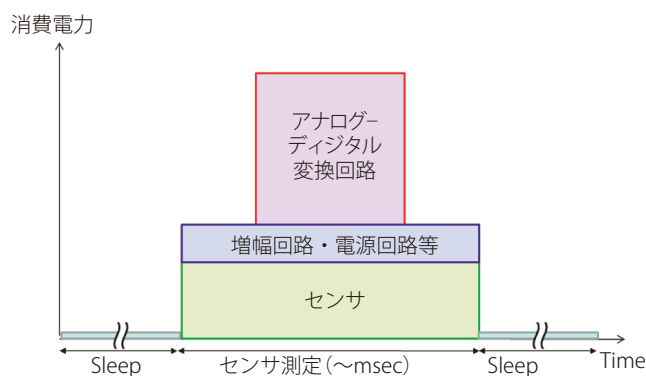
この目標を達成するために、我々は、無線センサノードの動作に最適化した回路システムを構築することを検討している。一般に、アナログフロントエンド回路の、精度や測定速度といった性能は、消費電力とトレードオフの関係にある。そのため、通常の回路低電力化の手法のみでは、目標達成は難しい。目標達成のためには、無線センサノードの発電量、蓄電時間や無線送信頻度などを踏まえた回路システムを構築し、無線センサノードの平均消費電力を低

減することが有効と考え検討を行っている。具体的には、センサ測定の短時間化、および、アナログ-デジタル変換結果へのデジタル補正技術、の二つを適用した低電力アナログフロントエンド回路を開発している。以下、この二つの検討内容について、概要を述べる。

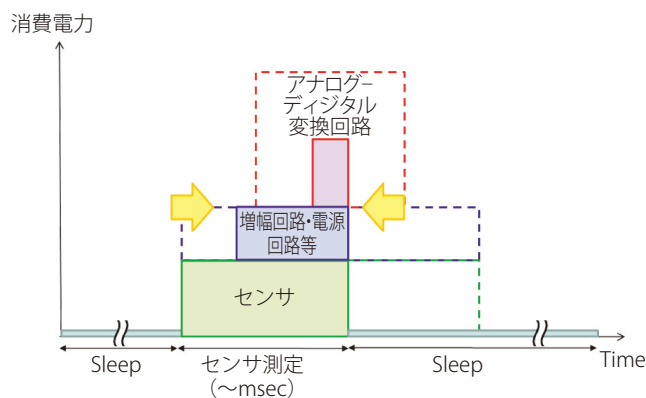
2.2 アナログフロントエンド回路の短時間動作化

無線センサノードの動作に最適化した回路システムを構築するため、センサ測定の短時間化の検討を行っている。図 2 (a) は、一般的な無線センサノードで1回のセンサ測定を行う際の、消費電力の時間変化の模式図である。横軸が時間、縦軸が消費電力であり、センサ測定にかかわる総消費電力は面積に比例する。大部分の時間は、スリープ状態になり、消費電力を節約する。測定を開始すると、センサおよび増幅回路などの各回路は大きなエネルギーを消費し始める。そして、センサや増幅回路が安定してから、アナログ-デジタル変換を行い、変換完了後、再び、スリープ状態に移行し消費電力を節約する。

このセンサ測定にかかわる一連の動作を踏まえると、アナログフロントエンド回路の動作時間を短縮することは、消費電力の削減と同時に、動作するセンサの消費電力も削減することになり、無線センサノード全体の低電力化に大きく貢献できる。図 2 (b) に筆者らが目指している動作



(a) 一般的な無線センサノードの測定動作



(b) 動作時間の短縮化による低電力化

図 2 センサ測定にかかわる消費電力の模式図

の模式図を示す。センサを起動後、安定するのを待ってから、増幅回路等を起動する。増幅回路が安定した後、アナログ-デジタル変換を行い、変換完了と同時にセンサおよび増幅回路等の電源を遮断する。このように、センサおよび回路の動作時間を最小化することで、センサ測定動作全体の低消費電力化を目指している。

このコンセプトの下、アナログ-デジタル変換回路(ADC)の低電力化と併せて、変換時間の目標を1 μsec とした。また、増幅回路、ADC、センサの各電源を制御する回路を集積し、動作安定時間を含む、アナログフロントエンド回路の起動から終了までを500 μsec 以下で完了を目標に、開発を行っている。これにより、センサ測定に

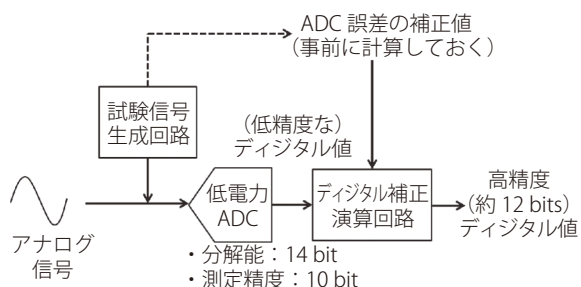
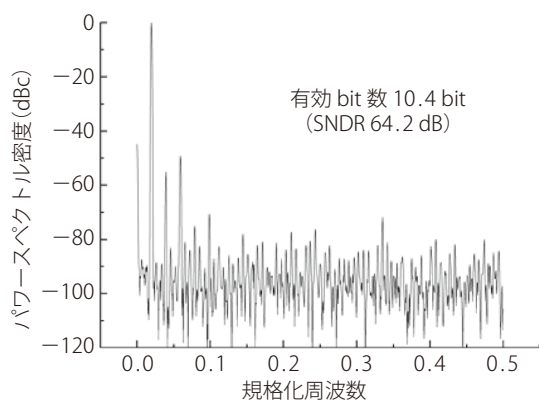
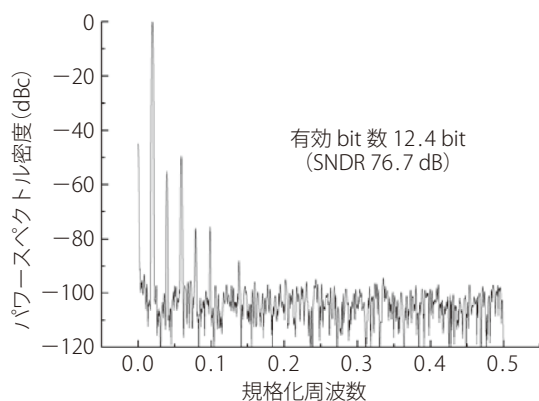


図3 デジタル補正技術による低電力 ADC の概略



(a) デジタル補正前



(b) デジタル補正後

図4 デジタル補正機能付き ADC の評価例

かかる電力を従来比50%以上削減できる見通しである。

2.3 センサ測定結果のデジタル補正による低電力化

次に、ADCへのデジタル補正技術の適用による、低電力化について述べる。前項までに述べた目標仕様を達成するためには、11 bit以上の精度を有し、1 μsec の変換速度を有したADCが必要である。しかしながら、ADCの変換精度および変換速度と消費電力は、一般に比例関係にある。このことから、上記性能を市販のADCで構成した場合、数10 mW程度の大きな消費電力となってしまう。

我々は、ADCの消費電力を削減するために、デジタル補正技術を用いることを検討した。近年、デジタル補正技術は、ADCの高分解能化、高速化や、微細CMOS回路の適用などを目的として、さまざまな方式が提唱されている技術である。筆者らは、その中でも比較的簡素な回路で、ADCの変換誤差を補正する方式⁽⁵⁾を適用し、低電力化を検討している。

図3に、デジタル補正技術による低電力化手法の概略を示す。この回路システムは、低電力なADCと、その変換誤差を測定するための試験信号生成回路、そして、変換誤差を補正するデジタル演算回路からなる。このADCは、低電力化のため、比較的大きな変換誤差を有したままにしてある。このADCの変換誤差を、集積した試験信号生成回路を使って事前に測定し、補正値を計算し記憶しておく。センサからの信号を測定する際は、この記憶しておいた補正値を用いて、アナログ-デジタル変換結果を補正することで、必要な精度の変換結果を得ることができる。

開発した回路では、デジタル補正する前の段階で、変換精度は10 bit程度となるように設計している。すなわち、このADCは10 bit程度の変換精度を有するADCと同等の消費電力を有することになる。また、デジタル補正計算は、単純な線形計算で実行でき、消費電力としては、ほとんど無視できる演算量であるが、変換精度を約2 bit向上させることが可能である。よって、この方式を用いることで、変換精度12 bit程度のアナログ-デジタル変換を、10 bit相当の消費電力で実現できることになる。

図4に、試作したデジタル補正機能付きのADCを評価した結果として、ADCに、8 kHz、2.2 V_{pp}(差動入力、フルスケールの約90%)のサイン波を入力した際のアナログ-デジタル変換結果のパワースペクトル密度を示す。図4(a)は、デジタル補正前のパワースペクトル密度であり、デジタル補正前の有効ビット数は10.4 bitと見積もられた。次に、図4(b)は、図4(a)と同一の信号に対し、デジタル補正演算を行った後のパワースペクトル密度である。デジタル補正後の有効ビット数は

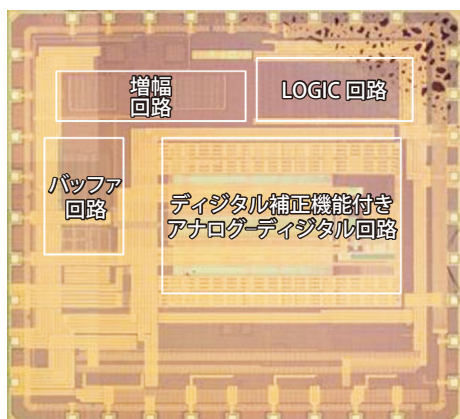


図5 試作したアナログフロントエンドLSIのチップ写真

表1 アナログフロントエンドLSIの消費電力

回路ブロック	消費電力
ロジック回路	0.0 mW
基準電圧生成回路	1.2 mW
クロック生成回路	0.2 mW
増幅回路	2.5 mW
ADC	2.5 mW
合計	6.4 mW
平均消費電力 (1 sample / sec)	約 1 μ W

12.4 bit まで向上しており、期待どおり、デジタル補正により高精度化できていることを確認できた。また、その消費電力は、連続動作時で約 2.5 mW であった。これは、10 bit の既存 ADC と同程度の消費電力であり、デジタル補正による低電力化の効果も確認できた。

2.4 アナログフロントエンド回路の試作結果

最後に、前項で述べたデジタル補正 ADC を含む、ア

ナログフロントエンド回路の LSI 試作結果について述べる。試作したアナログフロントエンド LSI のチップ写真を図 5 に示す。0.13 μ m の CMOS プロセスで作製し、チップサイズは 3 × 3.3 mm である。また、コア動作電圧は 1.2 V、最大クロック周波数は 20 MHz である。また、表 1 に、開発したアナログフロントエンド LSI を構成する各回路の消費電力を測定した結果を示す。

試作したアナログフロントエンド回路を用い、毎秒 1 回のセンサ測定動作時の平均消費電力を測定したところ、1 μ W 程度であった。これは、環境発電を適用した無線センサノードで用いるのに、十分な低電力性能だと考える。

3. おわりに

環境発電のエネルギーで動作する無線センサノードを実現する要素技術の一つとして、低電力アナログフロントエンド回路を開発している。センサ測定動作の短時間化と、アナログ-デジタル変換回路へのデジタル補正技術を用いた、無線センサノードの動作に最適化した回路システム構築による低電力化を目指している。開発した回路の LSI 試作を行い、平均消費電力を測定した結果、毎秒 1 回の測定時で、1 μ W 程度の平均消費電力であった。これは、環境発電を用いた無線センサノードを実現するのに、十分に小さな消費電力のアナログフロントエンド回路であると考えられる。

〈謝辞〉 本研究は、独立行政法人新エネルギー・産業技術総合開発機構 (NEDO) の共同研究業務の結果得られたものである。

文献

- (1) R. Elfrink, et al.: "First Autonomous Wireless Sensor Node Powered by a Vacuum-Packaged Piezoelectric MEMS Energy Harvester", IEEE International Electron Devices Meeting, pp.543-546 (2009)
- (2) 独立行政法人 新エネルギー・産業技術総合開発機構:「グリーンセンサ・ネットワークシステム技術開発プロジェクト」
http://www.nedo.go.jp/activities/ZZJP_100021.html
- (3) 技術研究組合 NMEMS 技術研究機構:「グリーンセンサ・ネットワークシステム技術開発プロジェクト」
<http://www.nmems.or.jp/gsnpj/>
- (4) T. Fujimori et al.: "Low-Power Analog-Front-End Circuits with

Digital Calibration for Sensor Networks", IUMRS-International Conference on Electronic Materials (2012)

- (5) W. Liu, P. Huang, and Y. Chiu: "A 12b 22.5 / 45 MS / s 3.0 mW 0.059 mm² CMOS SAR ADC Achieving Over 90dB SFDR", ISSCC Dig. Tech. Papers, pp. 380-381 (2009)



藤森 司

ふじもり・つかさ (正員)

2003年北海道大学大学院理学研究科物理学専攻修了。同年、(株)日立製作所 中央研究所に入社。2011年より、グリーンセンサ・ネットワークシステム技術開発プロジェクトに従事。